

CATV(HFC) 网上 MPEG2 TS 传输的实现

杜江洪, 徐重阳, 熊春山, 丁 晖, 魏志刚, 张科峰, 刘卫忠, 刘正林
(华中理工大学电子科学与技术系, 武汉 430074)

摘 要: 本文介绍了一种基于 CATV(HFC) 进行数字视频传输的方法. 讨论了传输系统中编码分配器(CU)的实现方案. 着重介绍了 MPEG2 TS 发送卡的设计, 包括发送卡的功能、电路结构、硬件设计和软件设计. 给出了关键信号的实现及仿真结果和发送卡的工作状态转移过程. 最后介绍了发送卡在一个实用系统中的使用情况. 实际应用的结果表明发送卡工作性能稳定可靠, 对 MPEG2 传输流数据分路/发送获得了满意的效果.

关键词: MPEG2 TS; CATV (HFC); PCI 总线; 数据分路发送

中图分类号: TN919.18 文献标识码: A 文章编号: 0372-2112 (2001) 05-0672-04

Implementation of MPEG2 TS Transmission Over CATV (HFC)

DU Jiangzhong, XU Zhongyang, XIONG Chunshang, DING Hui
WEI Zhigang, ZHANG Keifeng, LIU Weizhong, LIU Zhenglin

(Dept. of Electronics Science & Technology, Huazhong University of Science and Technology, Wuhan 430074, China)

Abstract: This paper introduces one method for digital video transmitting over CATV (HFC). We discussed the implementation of CU (Coding assigning Unit) applied in a transmission system. The design of the MPEG2 TS Card is introduced, including its main functions, circuit configuration, hardware and software design. The implementation of the key signals and the result of its numerical simulation as well as the process of the state transition of the card are given. Finally, a practical system applying the card is described briefly. As a result that the card can work reliably and stably, to achieve satisfactory transmission of MPEG2 TS.

Key words: MPEG2 TS; CATV(HFC); PCI Bus; data transmission

1 引言

网络技术的迅速发展极大地推动了数字视频应用及传输技术的发展. 随着各种电信新业务的开展及多媒体通信时代的来临, 传统的铜缆接入网正成为用户接入的一个制约因素. 研究和开发新的宽带接入网及其实现方案已经成为信息技术领域的一个热点.

90 年代以来, 光纤传输技术、数字技术及计算机技术等使有线电视网络发生了革命性的变化. 有线电视网络光纤化已成为一种趋势, 光纤/同轴电缆混合(HFC)系统以其频带宽、容量大、成本低、双向性、抗干扰性强等优势, 已成为有线电视系统的主要模式. HFC 是在有线电视网(CATV)结构基础上发展起来的. 其发展过程和趋势是将光纤逐步推进至用户终端. 其组网特点为: 在干线采用光纤作为传输媒质, 而配线部分则充分利用已有的 CATV(有线电视)同轴电缆网以提供宽带业务接入. 它是一种以模拟频分复用为基础, 综合应用模拟和数字传输技术、光纤/同轴电缆技术、射频技术、高度分布智能的宽带用户接入网. 目前, 包括视像、语音、数据的多业务接入与传输问题是国际上一个新的研究热点, 传送网的构建

形式成为其中的一个关键技术. 较之于其它几种典型的宽带接入方案, HFC 由于克服了 FTTH(光纤到家)价格高的缺点, 同时又避免了 FTTC 光纤到路边)重新建网的昂贵费用; 而且, 同轴电缆能提供高达 1GHz 的带宽(传输距离在 300~600m), 远大于 xDSL(数字用户线)技术中利用电话双绞线所能拥有的带宽, 因此, HFC 宽带接入网具有极大的市场开发潜力. 目前 CATV(HFC)网主要还是用于模拟电视的传输和分配. 如何充分利用 HFC 的上下通道潜在资源, 在传送传统 CATV 业务的同时, 开展数据和交互式双向视频业务是一项极具挑战性的研究课题.

基于 CATV(HFC)进行数字视频, 已经提出了一些解决方案和试验系统^[6]. 由于其设备的复杂性和价格上的原因, 推广和应用存在着一些问题. 本文提出了一种在 CATV 网上进行数字视频传输实用方法. 该方法已经成功地运用于一个 CATV 网下行数字视频传输中. 本文重点讨论了该传输系统中的一个关键设备, 即编码分配器以及应用于该编码分配器中的 MPEG2 TS 发送卡的设计与实现. 特别是硬件和软件的设计. 给出了发送卡的工作状态过程和一个实际应用系统的工作情况和结果.

2 系统结构

如图 1 所示为一个基于 CATV 网 VOD(视频点播)系统的基本结构. 系统主要包含有两个部分: 中心发送部分和用户接收部分. 其中以太交换机(Ethernet Switch)为中心结构的交换平台, 视频服务器(VS)、编码分配器(CU)、接入服务器(AS)、Internet 服务器、管理服务器(MS)等都通过它实现信息的交换和数据的流通. 用户所需的视频节目都存放在磁盘阵列(Disks)里. 通过管理服务器的管理和调度被送往视频服务器. 视频服务器将节目从 PES 流转换成 TS 流^[1], 再加上相关控制信息打成以太网包通过以太交换机送往编码分配器. 编码分配器是本系统的一个关键设备. 所有下行数据(包括数字视频和数据)都将通过它实现分路和传输. 编码分配器将与 QAM 相连. QAM 为 QAM 调制器, 它负责将数字信号调制到相应的模拟频道上去. QAM 的输出信号将在混合器(Mixer)内与模拟电视信号进行混合, 然后通过 CATV 网送往用户. 用户通过 CATV 网接收下行信号并通过 PSTN(电话交换网)向中心发去请求信号. 接入服务器将处理用户的请求信号, 并通过管理服务器实现节目的调度、资源管理和分配. Internet 服务器完成用户 Internet 浏览的代理服务.

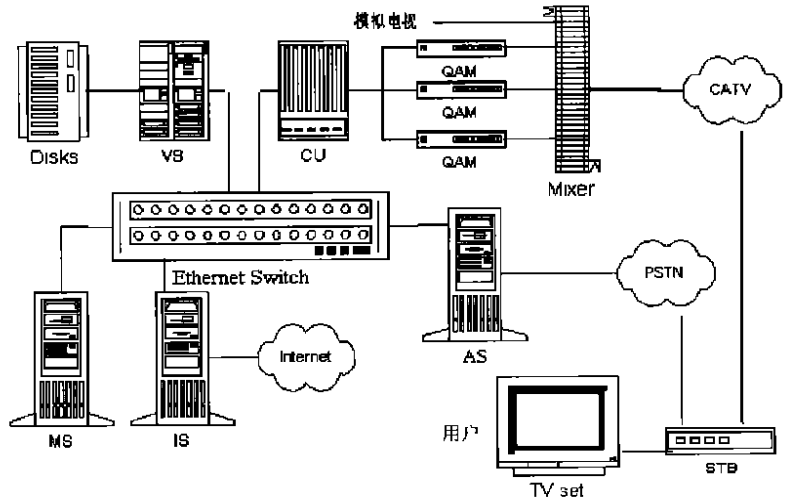


图 1 基于 CATV 网的 VOD 系统结构

有效方法. 但前提是这种芯片必须具有较低的成本和通用性, 而不只限于插卡一侧的特定处理器总线; 能够优化数据传输; 提供配置空间; 具备片内 FIFO 功能(用于突发性传输)等等. 目前只有少数厂家提供这类专用芯片, 如 AMCC 开发的主/从控制接口芯片 S5930233. 本文所采用的便是这一设计方案.

实现 PCI 接口控制的另一行之有效的方案是采用 PLD. 其特点是不受所需实现的插卡功能限制. 设计灵活, 开发周期短, 易于维护. 目前, ALTERA 提供有 CPLD 器件 FLEX8000 系列, Xilinx 提供有 FPGA 器件 XC3100A 系列, 两者的电气特性均与 PCI 规范完全一致, 可以应用于各类 PCI 接口设计.

3 发送卡的设计

3.1 发送卡功能

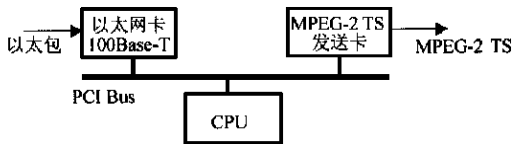


图 2 编码分配器内部结构示意图

如前所述编码分配器是本系统的一个关键设备. 其内部结构示意图如图 2 所示. 其技术结构是一个基于 PCI 总线的平台. 实际应用中采用一个满足工业标准的工控机(Pentium MMX 233MHz). 在其中分别插入一块以太网卡和一块本文所重点讨论的 MPEG2 TS 发送卡. 发送卡主要功能和特性包括以下几点:

- (1) 2 路 8 位并行数据输出, 包括同步信号(PSYNC)和时钟. 每路传输速率: 32Mb/s. 数据格式为 MPEG2 传输流.
- (2) 输出电气接口与 DVB 兼容, 为 LVDS 电平. 可与 QAM 直接相连.
- (3) 基于 PCI 总线, 32 位字宽.
- (4) 实现数据分路和相关请求机制.

3.1.2 发送卡硬件设计

3.1.2.1 发送卡硬件结构 发送卡是一块基于 PCI 总线的插卡. 实现 PCI 接口的有效方案有 2 种: 专用接口芯片和 PLD. 专用芯片放置于系统或插卡特定功能与 PCI 总线之间, 提供传递数据和控制信号的接口电路. 这是一种能解决设计难点的

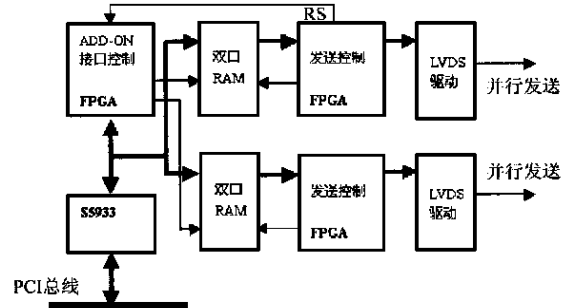


图 3 发送卡结构示意图

根据以上功能要求, 数据分路/发送卡的设计采用以 S5933 为 PCI 总线代理的设计方案. 电路硬件结构如图 3 所示. 其中 S5933 完成 PCI 总线的接口电气和时序配合. ADD-ON 接口控制模块和发送模块分别由三片 FPGA 电路实现. LVDS 驱动实现与 QAM 的电气接口.

3.1.2.2 PCI 总线和 S5933 简介 PCI 总线的英文全称为: Peripheral Component Interconnect Special Interest Group, 简称 PCISIG. 即/ 外设部件互连. PCI 总线的概念首先由 Intel 公司于 1991 年提出, 并于 1993 年与 IBM 等 100 多家公司共同推出了 PC 局部总线标准))) PCI 总线. PCI 总线可以说是当今一种用于高性能计算的总线标准. 它已经得到了包括 Intel, Motorola 与 DEC 在内的主要的微处理器制造商支持的. PCI 总线主要特点可概括为以下几点: (1) 具有较高的数据传输能力;

(2) 支持总线主控与同步操作; (3) 采用多路复用技术; (4) 良好的兼容性; (5) 灵活的扩展性。

S5933 是 AMCC 公司开发的基于 PCI 总线的主/从控制接口专用芯片^[3]。它的设计支持与多种微处理器总线和外部器件的连接。通过 ADDON 操作寄存器实现对 ADDON 接口的控制。这些寄存器作用于 PASS2THRU, FIFO, NV 储存器和 MAIL2BOXES 接口并提供控制和状态信息。接入过程是基于寄存器进行的,接口可以是同步、异步或配置。为提高性能和简化逻辑设计,某些寄存器允许单器件引脚直接接入。

S5933 总线接口非常类似于基于微处理器系统的储存器或外围器件。有一个带读写控制的 32 位数据总线, 还提供一个片选和字节使能。其他 ADDON 接口信号的提供以简化 ADDON 逻辑设计。S5933 寄存器的接入可与 BCLK 同步或异步。S5933 从功能上与微处理器接口相适应, 由于外部处理器不可能工作于 PCI 总线时钟上, 异步接口为此提供了方便。

31.21.3 包同步信号产生与仿真结果 根据 DVB MPEG2 传输规范, MPEG2 数据信号的接口有三种形式。即, 同步并行接口、同步串行接口和异步串行接口。本卡采用的是同步并行接口。根据本规范要求, 发送数据流按字节与发送时钟同步, 传输速率由该时钟决定。每个 MPEG2 TS 包为 188 个字节, 第一个字节为同步字节(47h)。发送链路接口采用 LVDS 技术。在每个同步字节(47h) 处须产生一个同步信号(PSYNC) 作为包同步标志, 以此作为 TS 包开始的指示信号。因此发送卡在连续发送数据的同时, 必须产生相应的 PSYNC 信号随同数据一并发出。PSYNC 产生的依据是同步字节(47h) 和 188 的计数标志。本设计提出了一个相关算法由 FPGA 硬件来实现。该算法描述如下:

```

// 设置控制信号;
188. counter. en<= 0 //188 计数器计数使能;
188. counter <= 0 //188 计数器;
F<= 0 //同步信号非正常保护次数;
// 开始搜索同步字节 47h;
If (DA[ 7, 0] = 47h)
{188. counter. en<= 1;//188 计数器计数使能有效;
}
While (188. counter. en= 1)
{ If ((188. counter= 188) and (F< 3))
{ PSYNC<= 1;
188. counter<= 0;
If (DA [ 7, 0] X 47h)
{F<= F+ 1;
}
}
}
If (FE 3) //同步信号保护三次;
188. counter. en<= 0;
F<= 0;
}
}
    
```

通过数字仿真得到相应信号波形如图 4 所示:

31.3 发送卡软件设计

该发送卡的软件是基于 S5933 进行设计的。主要包括有两个部分, 即 S5933 的初始化和 S5933 的中断服务程序。这两部分的流程图分别如图 5 和图 6 所示。S5933 首先要进行初始化, 通过初始化实现 S5933 在 PCI 地址空间的配置。另外还要根据 NVRAM 读出的值设置 S5933 的工作模式和基区的大小。本卡采用的是 PASS2THRU 方式, 基区大小等于发送卡内发送双口 RAM 的 1/2。对 PCI 总线的中断是通过 S5933 内的 MAIL2 BOX 寄存器实现的^[3]。S5933 中断服务程序主要完成数据块通过 PCI 总线向发送卡的移动。这主要包括中断响应、数据块的组织、PASS2THRU 数据传输和相关寄存器的恢复。

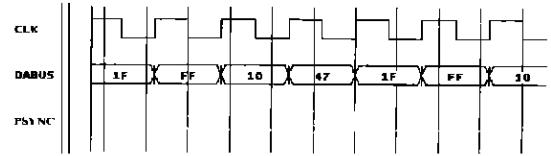


图 4 包同步信号产生仿真结果

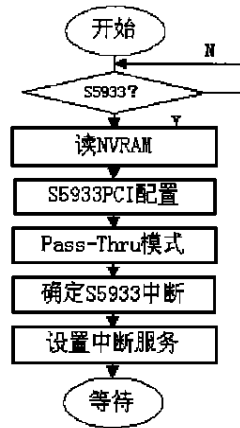


图 5 S5933 初始化

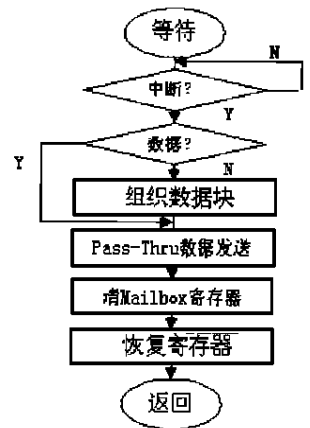


图 6 S5933 中断服务程序

31.4 发送卡工作状态转移过程

发送卡工作状态转移过程如图 7 所示。首先 PTNUM[1, 0] 发出 1, 0 使 ADDON 接口控制模块和发送控制模块开始工作。RAM 读地址自动累进加 1, 循环对 RAM 读端口进行读操作。并将 32 位数据转换成 8 位数据, 然后连同包同步信号 PSYNC 和时钟 CLK0 一起并行发出。当 RAM 读地址为 000H 或 801H 时, 发出 RS 请求信号。请求主机对另一半 RAM 进行数据块写操作。对主机的请求是通过 S5933 的 MAILBOX1 写操作产生 PCI 中断来实现的。PCI 一侧的信号则完全由 S5933 代理。主机收到请求中断后, 启动数据块移动操作。将一个事先准备好的 8K 数据块(基区 1 或基区 2) 以突发方式发往 S5933。S5933 再通过 PASS2THRU 数据寄存器由 ADDON 接口将数据送往 ADDON 接口控制模块和 RAM。同时, S5933 还要判别数据来自于那个基区, 将相应的 PTNUM[1, 0] 和 ADDON 其它控制信号一起发送到 ADDON 接口控制模块。PTAIN#、PI2 BRST# 等 ADDON 控制信号经 ADDON 接口控制模块接收处理一方面产生对 ADDON 接口的应答信号和 PASS2THRU 数据寄存器读控制信号, 如 PTRDY#、SELECT# 和 ADR[6, 2]、RD

等. 另一方面, 还将根据 PINUM [1, 0] 的值产生对应 RAM 的片选信号 RCS1 或 RCS2, 以及 RAM 的写控制信号 WRAMN1 或 WRAMN2 和 RAM 连续写地址 AIN[11, 0].

4 应用

本发送卡是基于 CATV 网下行数字视频(MPEG2)传输而研制开发的. 本卡为该系统编码分配器(CU)的一个重要组成部分. 应用系统结构如图 1 所示.

视频服务器根据中心管理调度服务器的控制, 事先将节目内容(数据或视频)打成 MPEG2 传输流包格式, 并对多个节目进行复合. 然后再将每 6 个 MPEG2 传输流包打成一个以太包, 并附加一个指明这 6 个 MPEG2 传输流包分路控制信息字段. 以太包经 100BaseT 以太交换机路由到相应的编码分配器入口, 也就是 100BaseT 网卡输入. 编码分配器实际上是一个带 PCI 总线的工控机, 分别插入一块 100BaseT 网卡和一块发送卡. 通过系统软件实现以太包的接收和处理, 得到其 6 个 MPEG2 传输流包的传输载荷. 根据以太包携带控制信息字段得到的分路信息将这 6 个 MPEG2 传输流包数据放到相应的发送缓冲区内(基区 1 或基区 2). 在发送卡请求中断控制下以突发方式通过 PCI 总线发送到发送卡. 发送卡通过分路形成 2 路 CBR 平稳的 MPEG-2 传输流. 该 MPEG2 传输流送 QAM 调制器进行调制, 得到携带 MPEG2 传输流的射频信号. 该射频信号经混合器混合后即可在 CATV(HFC)网的下行信道上传输.

通过在一个实际 CATV 网上运行表明: 编码分配器以及发送卡工作稳定可靠, 该应用系统配套开发的机顶盒(STB)可以从 CATV 网上接收到稳定的数字视频流, 回放视频画面质量良好. 可以满足商业化运行的要求.

5 结束语

PCI 总线的先进性和高性能在各类总线中具有明显的优势, 但是 PCI 总线规范的复杂性又使得 PCI 总先接口的设计带来了一定的难度. S5933 为此提供了一个简便而有效的解决方案. 本文根据实际应用背景, 讨论了利用 S5933 设计 PCI 总线接口的方法. 给出了应用系统总体结构, 发送卡的功能. 重点介绍了一个基于 PCI 总线的数据分路/发送卡的设计, 包括: 硬件设计、软件设计. 给出了包同步信号产生及仿真结果. 讨论了发送卡的工作状态转移过程. 通过在一个实际传输环境中对 MPEG2 传输流进行分路和发送运行表明发送卡工作性能稳定可靠, 传输终端获得了满意的图像效果.

发送卡的运行结果同时还表明 PCI 总线在高速数据传输应用领域具有明显的优势. 随着信息服务数字化和宽带化的

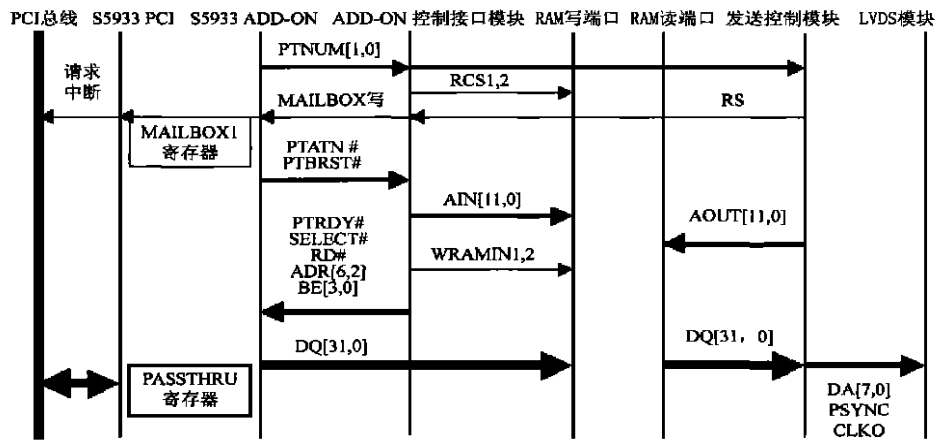


图 7 数据分路/发送卡工作过程示意图

进程, PCI 总线的应用将会越来越广泛, 尤其是在数字视频传输、数字图像处理等领域更具有良好的发展前景.

参考文献:

- [1] International Organization for Standardization and International Electrotechnical Commission [S]. 1995, ISO/IEC 13818-1. Generic coding of moving pictures and associated audio information: Systems.
- [2] European Telecommunications Standards Institute, 1996, ETS 300 468: Digital Broadcasting Systems for Television, Sound and Data Services; Specification for Service Information in Digital Video Broadcasting (DVB) Systems [S].
- [3] AMCC S5933 PCI Controller Data Book [Z].
- [4] A. S. Tanenbaum. Computer Networks Ed. 3 [M]. Prentice Hall, New Jersey, 1996: 744- 757.
- [5] S. D. Dukes. Next Generation Cable Network Architecture [Z]. NCTA Technical Papers, 1993.
- [6] T. Sanuki, Y. Asakawa. Design of a Video server Complex for Interactive Television [J]. IBM J. RES Develop March 98, 42.

作者简介:



杜江洪 1957 年出生, 南昌陆军学院机电教研室副教授. 曾获军队科技进步二等奖两项. 在国际、国内学术会议和学术刊物上发表学术论文 10 余篇. 现在是华中理工大学电子科学与技术系在读博士研究生. 主要研究方向为: 数字视频传输和系统设计, 包传输复用算法的研究和硬件实现.

徐重阳 1945 年出生, 华中理工大学电子科学与技术系主任、教授、博士生导师. 获日本大阪大学工学博士学位. 曾获部委科技进步奖多项. 在国际、国内学术会议和学术刊物上发表学术论文百余篇. 主要研究方向为: 微电子与大规模集成电路设计、多媒体信息系统集成、和大尺寸平板显示技术的研究.